

[19]中华人民共和国专利局

[51]Int.Cl<sup>6</sup>

H01L 23/495

H01L 23/50



## [12] 发明专利申请公开说明书

[21] 申请号 97121536.7

[43]公开日 1998年7月15日

[11] 公开号 CN 1187692A

[22]申请日 97.10.29

[30]优先权

[32]97.1.9 [33]JP[31]2310/97

[71]申请人 三菱电机株式会社

地址 日本东京都

[72]发明人 高桥良治

[74]专利代理机构 中国专利代理(香港)有限公司

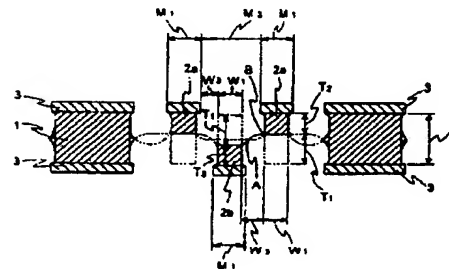
代理人 杨 凯 叶恺东

权利要求书 2 页 说明书 10 页 附图页数 12 页

[54]发明名称 布线部件和备有该布线部件的引线框

[57]摘要

本发明的目的是提供一种能适应树脂封装型半导体装置的小型化和低成本化的引线框。使引线框的板厚度的一部分小于导电金属板 1 的板厚度  $T$  的  $1/2$ ，同时将引线分开配置在导电金属板 1 的两个面上，可使布线部分 2 和电极部分的间距变窄和进行微细的布线。



(BJ)第 1456 号

## 权 利 要 求 书

1. 一种布线部件, 其特征在于: 用板状导电体形成与半导体元件的表面上形成的电极进行导电连接的第一电极部分、与外部电路上形成的电极进行导电连接的第二电极部分和将所述第一电极部分与所述第二电极部分结合起来的布线部分, 同时将所述布线部分以小于所述第一电极部分或第二电极部分的一半的厚度来形成。

2. 根据权利要求1所述的布线部件, 其特征在于: 将布线部分配置于板状导电体的单一的面的一侧。

3. 根据权利要求1所述的布线部件, 其特征在于: 将布线部分分散配置于板状导电体的两个面上。

4. 根据权利要求1-3的任一项所述的布线部件, 其特征在于: 第一电极部分或第二电极部分的厚度与板状导电体的厚度相同。

5. 根据权利要求1-3的任一项所述的布线部件, 其特征在于: 第一电极部分和第二电极部分的任一个的厚度与板状导电体的厚度相同, 而且另一个的厚度小于板状导电体的厚度的一半。

6. 根据权利要求5所述的布线部件, 其特征在于: 对厚度小于板状导电体的厚度的一半的第一电极部分或第二电极部分通过冲压进行加工使表面平坦化。

7. 一种布线部件, 其特征在于: 用板状导电体形成与半导体元件的表面上形成的电极进行导电连接的第一电极部分、与外部电路上形成的电极进行导电连接的第二电极部分、将所述第一电极部分与所述第二电极部分结合起来的布线部分和在所述布线部分的一部分上形成的、将该布线部分连系起来的结合部分, 同时将第一电极部分、第二电极部分和布线部分的厚度以小于上述结合部分的一半的厚度来形成。

8. 根据权利要求7所述的布线部件, 其特征在于: 结合部分是布线部分与具有宽度比布线部分宽的结构的第一电极部分或第二电极部分重叠的部分。

9. 根据权利要求8所述的布线部件, 其特征在于: 将包含在相邻的布线部分上形成的第一电极部分或第二电极部分的结合部分配置成不在横向的一条线上排列。

10. 根据权利要求1-9的任一项所述的布线部件, 其特征在于: 布线

部分由板状导电体通过刻蚀加工而形成。

11. 根据权利要求 1 ~ 9 的任一项所述的布线部件, 其特征在于: 第一电极部分或第二电极部分的至少一个表面没有进行刻蚀加工。

12. 一种引线框, 其特征在于: 备有多个权利要求 1 ~ 11 的任一项所述  
5 的布线部件。

# 说明书

## 布线部件和备有该布线部件的引线框

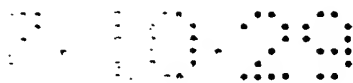
本发明涉及用于半导体装置的布线部件和备有该布线部件的引线框。

5 近年来，随着半导体装置的高集成化、高密度化，半导体元件的输入输出端子的数目增加，同时向间距变窄的方向发展。

10 由于在构成半导体装置的半导体元件的表面上设置的半导体元件电极的大小或间距与在半导体装置的外部表面等上设置的外部电极的大小或间距不同，因此在半导体元件电极和半导体装置的外部电极之间进行导电连接的布线部件是必需的。迄今为止，作为布线部件，使用引线框或印刷布线基板等。  
15 如将使用了引线框的布线定义为在用金属布线等与半导体元件表面的半导体元件电极进行导电连接的第一电极部分和成为半导体装置的外部电极的第二电极部分之间进行连接的单层布线的话，则使用了布线基板的布线是使用在两面基板或多层基板的至少 2 层以上的面上形成的导电布线和在其不同的层中形成的导电布线之间进行导电连接的通孔，在用金属布线等与半导体元件电极进行导电连接的第一电极部分和成为半导体装置的外部电极的第二电极部分之间进行连接的多层布线。

20 图 22 是例如特开昭 57 - 79652 号公报中示出的使用了现有的布线基板的半导体装置的剖面图。在图中，8 是半导体元件，9 是在半导体元件的表面上形成的半导体元件电极，10 是印刷布线基板，在其表面安装半导体元件 8。11 是在印刷布线基板 10 的表面上形成的导电布线，12 是金属细线，13 是通孔，14 是在印刷布线基板 10 的背面形成的外部端子，15 是封装树脂。  
25 在印刷布线基板 10 上安装半导体元件 8 并用封装树脂 15 进行封装的树脂封装型半导体装置中，设置在印刷布线基板 10 的上表面的导电布线 11 在半导体元件 8 的周边部分的一端通过金属细线 12 与在半导体元件 8 的表面上形成的半导体元件电极 9 进行导电连接，导电布线 11 的另一端通过通孔 13 与形成在印刷布线基板 10 的背面的外部端子 14 相连。

30 此外，图 23 是表示特开昭 63 - 258048 号公报中示出的使用现有的另一种布线基板的半导体装置的剖面图。在图中，8 是半导体元件，9 是在半导体元件的表面上形成的半导体元件电极，16 是多层印刷布线基板，在其表面安装半导体元件 8。11 是在多层印刷布线基板 16 的表面上形成的导电布线，17 是在多层印刷布线基板 16 的内层形成的内部布线，18 是在多层印刷

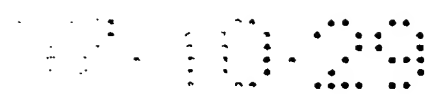


布线基板 16 的各层之间进行导电连接的盲孔，14 是在多层印刷布线基板 16 的背面形成的外部端子，19 是将在多层印刷布线基板 16 的表面上形成的导电布线 11 与半导体元件电极 9 进行导电连接的具有布线图形的带（TAB 带），15 是封装树脂。在多层印刷布线基板 16 上安装半导体元件 8 并用封装树脂 15 进行封装的树脂封装型半导体装置中，在多层印刷布线基板 16 上表面设置的导电布线 11 通过 TAB 带 19 与半导体元件电极 9 进行导电连接，而且导电布线 11 通过盲孔 18 和内部布线 17 连接到在背面形成的外部端子 14。在特开昭 63 - 258048 号公报中示出的半导体装置中，由于使用具有内部布线 17 和盲孔 18 的多层印刷布线基板 16 和 TAB 带 19，因此可安装端子数目比特开昭 57 - 79652 号公报中示出的半导体元件 8 的端子数目多的半导体元件 8。

在使用布线基板作为在半导体元件表面的电极与半导体装置的外部电极之间进行导电连接的布线部件时，由于使用厚度为 25 微米 - 75 微米的铜箔作为布线部分，因此可形成 50 微米 - 150 微米的布线间距，同时由于为了形成焊锡凸点（bump）等而配置间距大的半导体装置的外部电极在与安装了半导体元件的面相对的一侧的面上形成，因此可实现半导体装置的小型化。

图 24 是表示使用现有的引线框的半导体装置的剖面图。在图中，8 是半导体元件，9 是在半导体元件的表面上形成的半导体元件电极，20 是安装半导体元件的管心底座（die pad），21 是在管心底座 20 上固定半导体元件的管心粘接树脂，4 是引线框的第一电极部分，5 是引线框的第二电极部分，2 是引线框的布线部分，12 是对半导体元件电极 9 与第一电极部分 4 进行导电连接的金属细线，15 是对半导体元件进行封装的封装树脂，22 是外部电路，23 是用焊锡 24 等与第二电极部分 5 接合的、在外部电路上形成的电极。

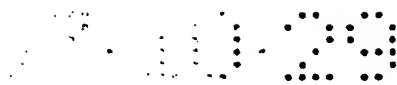
此外，图 25 是用于说明使用现有的刻蚀加工形成引线框的方法的引线框的剖面图。在图中，1 是厚度为 125 微米 - 200 微米的导电金属板（引线框材料），3 是具有预定的图形的刻蚀掩模，在导电金属板 1 的表面和背面形成相同的图形。2 是贯通从两面进行刻蚀处理时没有被刻蚀掩模覆盖的部分的导电金属板 1 而形成的引线框的布线部分。由于现有的引线框用以上的那种方法来形成，因此在使用厚度为 125 微米的导电金属板 1 时，布线部分 2 的间隔约与导电金属板 1 的厚度尺寸相同是必要的，引线框的最小间距为板厚度的约 2 倍，即 210 微米 - 250 微米，是为了得到刻蚀制造方面的保证的界限。



作为以往提出的减小引线框的间距的方法，如将与引线框的半导体元件电极进行焊丝键合（wire bonding）部分设为第一电极部分，与外部电路焊接的部分设为第二电极部分，在特开平 2 - 45967 号公报或特开平 7 - 335804 号公报等中示出，通过刻蚀减薄第一电极部分的板厚度以减小布线间隔的方法。图 26 是表示特开平 7 - 335804 号公报中示出的引线框的制造方法的工序图。在图中，1 是引线框材料，即导电金属板，3a、3b 是刻蚀掩模，4 是第一电极部分，在导电金属板 1 的一个面上形成的刻蚀掩模 3b 具有用于形成第一电极部分 4 的形状的开口部分，在导电金属板 1 的另一个面上形成的刻蚀掩模 3a 具有把与形成第一电极部分 4 的部分相对一侧的整个面刻蚀成平坦状的开口部分。23 是用刻蚀掩模 3a 刻蚀成平坦状的凹部，24 是刻蚀阻挡层。首先，在导电金属板 1 的背面形成刻蚀掩模 3a、3b（a），从两面进行刻蚀处理，在凹部 23 的深度达到导电金属板 1 的板厚度的 2/3 时暂时中止（b），在导电金属板 1 的具有凹部 23 的面的一侧形成刻蚀阻挡层 24，使之不进行刻蚀（c）。其次，在具有用于形成导电金属板 1 的第一电极部分 4 的开口部分的面的一侧进行刻蚀处理，直到刻蚀到达刻蚀阻挡层 24 而形成第一电极部分 4（d）。最后，将刻蚀阻挡层 24 和刻蚀掩模 3a、3b 剥离，形成引线框（e）。图 27 是表示这样形成的引线框的剖面图，如将导电金属板 1 的板厚度 T 设为 150 微米，则引线的第一电极部分 4 的板厚度 T2 为 50 微米，因此可减小引线间距。5 是成为半导体装置的外部电极的第二电极部分，20 是安装半导体元件的管心底座。

此外，在特开昭 62 - 216257 号公报或特开平 6 - 232305 号公报中提出了如图 28 所示的，在引线框材料、即导电金属板 1 的两面交替地形成刻蚀掩模 3，在减薄引线的板厚度的同时在两面配置引线以减小引线间距的方法。但是，板厚度减薄了的引线存在下述缺点：刻蚀面交替地出现，将其原封不动地作为电极使用而与半导体元件进行焊丝键合时，在与粗糙的刻蚀表面间产生跳焊（stitch bond）剥落。

如上所述，在使用多层布线基板作为能适应半导体元件的输入输出端子数目（半导体元件电极数目）的增加和间距变窄的布线部件的情况下，虽然在尺寸方面能适应，但由于是通过钻孔加工来形成对布线基板的各层中形成的布线进行导电连接的通孔或盲孔，因此存在下述问题：需要对布线基板进行保护，使之避免钻孔的破损或钻孔加工面的后处理、钻孔加工时使用的切削油或切削粉末的影响，因此成本变高。



此外，在使用引线框作为布线部件的情况下，虽然已提出了能适应引线的间距变窄的技术，但关于半导体装置的外部电极仍与以往一样，故存在下述问题：从间距小的第一电极部分到间距大的第二电极部分（外部电极）之间需要与以往一样的或比以往大的布线距离，同时为了形成焊锡凸点等需要大的配置间距、配置面积，故不能实现半导体装置的小型化。

本发明是为了解决上述的那样的问题而进行的，是打算用引线框和构成该引线框的布线部件来实现以往只能用多层布线基板来减小布线间隔的结构，其目的在于提供一种能适应半导体元件的多引出脚、窄的间距，进而能适应半导体装置的小型化和低成本化的布线部件和具有该布线部件的引线框。

本发明的布线部件中，由板状导电体形成与半导体元件的表面上形成的电极进行导电连接的第一电极部分、与外部电路上形成的电极进行导电连接的第二电极部分和将第一电极部分与第二电极部分结合起来的布线部分，同时将布线部分以小于第一电极部分或第二电极部分的一半的厚度来形成。

此外，将布线部分配置于板状导电体的单一的面的一侧。

或，将布线部分分散配置于板状导电体的两个面上。

此外，第一电极部分或第二电极部分的厚度与板状导电体的厚度相同。

或，第一电极部分和第二电极部分的某一个的厚度与板状导电体的厚度相同，而且另一个的厚度小于板状导电体的厚度的一半。

再有，对厚度小于板状导电体的厚度的一半的第一电极部分或第二电极部分通过冲压进行加工使表面平坦化。

用板状导电体形成与半导体元件的表面上形成的电极进行导电连接的第一电极部分、与外部电路上形成的电极进行导电连接的第二电极部分、将第一电极部分与第二电极部分结合起来的布线部分和在布线部分的一部分上形成的、将布线部分连系起来的结合部分，同时将第一电极部分、第二电极部分和布线部分的厚度以小于上述结合部分的一半的厚度来形成。

此外，结合部分是布线部分与具有宽度比布线部分宽的结构的第一电极部分或第二电极部分重叠的部分。

此外，将包含形成在相邻的布线部分上的第一电极部分或第二电极部分的结合部分配置成不在横向的一条线上排列。

此外，布线部分由板状导电体通过刻蚀加工而形成。

此外，第一电极部分或第二电极部分的至少一个表面没有进行刻蚀加工。

按照本发明引线框备有多个这种布线部件。

图 1 是表示本发明的实施例 1 的引线框的剖面图。

图 2 是表示本发明的实施例 1 的引线框的平面图。

图 3 是表示本发明的实施例 1 的引线框的剖面图。

图 4 是表示本发明的实施例 1 的引线框的剖面图。

5 图 5 是表示本发明的实施例 1 的引线框的引线部分的剖面图。

图 6 是表示本发明的实施例 1 的引线框的引线部分的剖面图。

图 7 是表示本发明的实施例 2 的引线框的引线部分的剖面图。

图 8 是表示本发明的实施例 2 的引线框的引线部分的剖面图。

图 9 是表示本发明的实施例 3 的引线框的引线部分的剖面图。

10 图 10 是表示本发明的实施例 3 的引线框的引线部分的剖面图。

图 11 是表示本发明的实施例 4 的引线框的引线部分的平面图。

图 12 是表示本发明的实施例 4 的引线框的引线部分的侧面图。

图 13 是表示本发明的实施例 5 的引线框的引线部分的平面图。

图 14 是表示本发明的实施例 5 的引线框的引线部分的侧面图。

15 图 15 是表示本发明的实施例 5 的引线框的引线部分的平面图。

图 16 是表示本发明的实施例 6 的引线框的引线部分的侧剖面图。

图 17 是表示本发明的实施例 6 的引线框的引线部分的斜视图。

图 18 是表示本发明的实施例 6 的引线框的引线部分的斜视图。

图 19 是表示本发明的实施例 7 的引线框的平面图。

20 图 20 是表示本发明的实施例 7 的引线框的剖面图。

图 21 是表示本发明的实施例 7 的引线框的第二电极部分的斜视图。

图 22 是表示现有的在印刷布线基板上安装了半导体元件的树脂封装型半导体装置的剖面图。

25 图 23 是表示现有的在印刷布线基板上安装了半导体元件的另一种树脂封装型半导体装置的剖面图。

图 24 是表示现有的使用了引线框的树脂封装型半导体装置的剖面图。

图 25 是表示现有的引线框的剖面图。

图 26 是表示现有的另一种引线框的制造方法的剖面图。

图 27 是表示现有的另一种引线框的剖面图。

30 图 28 是表示现有的再一种引线框的制造方法的剖面图。

实施例 1

以下，参照附图说明作为本发明的一个实施例的引线框。



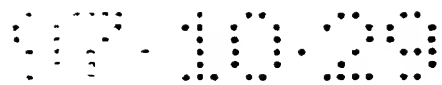


图 1 是表示本发明的引线框的结构剖面图，图 2 是引线框的概略平面图。在图中，1 是导电金属板（引线框材料），2 是引线框的布线部分，4 是用金属细线 12 等与在半导体元件 8 的表面上形成的电极 9 进行导电连接的第一电极部分，5 是成为连接到由焊锡凸点构成的外部端子 14 的半导体装置的外部电极的第二电极部分，15 是封装树脂，20 是安装半导体元件 8 的管心底座，101 是连接杆（tie bar），102 是引线框架。

图 3 是表示本实施例的引线框的制造方法的剖面图。在图中，3 是刻蚀掩模， $T$  是导电金属板 1 的厚度， $T_1$  是从没有形成导电金属板 1 的布线部分 2 的面（背面）进行刻蚀的板厚度尺寸， $T_2$  是通过刻蚀使板厚度变薄的布线部分 2 的板厚度， $M_1$  是用于形成布线部分 2 的刻蚀掩模 3 的掩模图形， $M_2$  是用于形成布线部分 2 的间隔的刻蚀掩模 3 的开口部分， $W_1$  是通过掩模图形  $M_1$  形成的布线部分 2 的板厚度方向上的中央部分的宽度，它只比掩模图形  $M_1$  的尺寸小一个侧刻蚀的部分， $W_2$  是刻蚀形成的布线部分 2 的间隔，它只比开口部分  $M_2$  的尺寸大侧刻蚀的部分， $A$ 、 $B$  是作为通过从布线部分 2 的下面、即导电金属板的背面一侧的刻蚀形成的面的图形端的刻蚀端部。通过在导电金属板 1 的两面形成具有预定图形的刻蚀掩模 3，其次从两面同时进行刻蚀，在导电金属板 1 部分地被贯通从而得到预定的刻蚀端部  $A$ 、 $B$  的时刻结束刻蚀，最后除去刻蚀掩模 3 而形成引线框。此时，从背面一侧算起的刻蚀尺寸  $T_1$  大于导电金属板 1 的板厚度  $T$  的  $1/2$ ，布线部分 2 的板厚度  $T_2$  小于导电金属板 1 的板厚度  $T$  的  $1/2$ 。

此外，在图 3 中，只在导电金属板 1 的一个面上配置布线部分 2，但可如图 4 所示那样，通过在导电金属板 1 的两面上交替地配置第一面一侧的布线部分 2a 和第二面一侧的布线部分 2b，进一步减小引线间距。在图中，2a 是导电金属板 1 的第一面一侧的布线部分，2b 是导电金属板 1 的第二面一侧的布线部分， $M_3$  是用于形成在导电金属板 1 的相同的面上形成的布线部分 2a 或 2b 的相互间的间隔的刻蚀掩模 3 的开口部分， $W_3$  是在导电金属板 1 的不同的面上形成的相邻的布线部分 2a 和 2b 的间隔。

图 5 和图 6 是本实施例的引线框的一条引线的剖面图。由于第一电极部分 4 和第二电极部分 5 在刻蚀工序时两面都被刻蚀掩模 3 所覆盖，第一电极部分 4 和第二电极部分 5 的板厚度与导电金属板 1 的板厚度相同。此外，连系第一电极部分 4 和第二电极部分 5 的布线部分 2 在刻蚀工序时用刻蚀掩模 3 保护其一个面，但由于从相对一侧的面进行刻蚀，故布线部分 2 的板厚度比

第一电极部分 4 和第二电极部分 5 的板厚度薄。

此外，在图 5 中示出将第一电极部分 4 和第二电极部分 5 的结合面 4a、5a 配置于导电金属板 1 的同一面的一侧的情况，在图 6 中示出将第一电极部分 4 和第二电极部分 5 的结合面 4a、5a 配置于导电金属板 1 的不同面的一侧的情况，但由于第一电极部分 4 和第二电极部分 5 的两表面都是导电金属板 1 的未经刻蚀加工的平坦面，不产生键合的适应性方面的问题，故第一电极部分 4 和第二电极部分 5 的结合面可任意选定。

本实施例的引线框，通过从导电金属板 1 的两面进行刻蚀，使布线部分 2 的板厚度小于导电金属板 1 的板厚度的  $1/2$ ，能以与布线部分 2、2a、2b 的板厚度  $T_2$  相同的尺寸对布线部分 2 的间隔  $W_2$  或布线部分 2a 与 2b 的间隔  $W_3$  进行刻蚀加工，故即使引线间距如通常那样定为布线部分 2 的板厚度  $T_2$  的 2 倍，也可小于导电金属板 1 的板厚度  $T$ 。

如采用本发明，由于在引线框中可在第一电极部分 4 的内侧，即在管心底座 20 上安装的半导体元件 8 的背面一侧配置第二电极部分 5，故可实现半导体装置的小型化。

再者，通过减薄布线部分 2 的板厚度  $T_2$ ，由于能以与布线部分 2 的板厚度  $T_2$  相同的尺寸对布线部分 2 的间隔  $W_2$  进行加工，故可减小引线间距，可进行微细的布线。此外，通过在导电金属板 1 的两面交替地配置第一面一侧的布线部分 2a 和第二面一侧的布线部分 2b，可使在导电金属板 1 的不同的面上形成的相邻的布线部分 2a 与 2b 的间隔  $W_3$  小于布线部分 2 的间隔  $W_2$ ，可进一步减小引线间距。再者，由于可任意地选定第一电极部分 4 和第二电极部分 5 的结合面，故可提高半导体元件电极和半导体装置的外部电极的配置结构的自由度。

## 实施例 2

在实施例 1 中示出了第一电极部分 4 和第二电极部分 5 的板厚度与导电金属板 1 的板厚度相同的情况，但如图 7 和图 8 所示，通过在刻蚀工序时以与布线部分 2 相同的方式从一个面一侧对第二电极部分 5 进行刻蚀而使其板厚度减薄，可减小第二电极部分 5 相互间的配置间隔。

此外，图 7 中，将第二电极部分 5 的结合面 5a 配置于未经刻蚀的面一侧，但如图 8 所示，在需要将第二电极部分 5 的结合面 5a 配置于刻蚀面一侧时，通过将以往为了引线前端部分的平坦化而进行的冲压加工（压缩加工）应用于第二电极部分 5，可使结合面达到平坦化，不会产生键合适宜性方面的问题。

题。但是，在通过冲压加工来减薄板厚度时，如将板厚度减薄前的板厚度设为  $T_2$ ，引线宽度设为  $W_1$ ，板减薄的量设为  $\Delta T_2$ ，则  $\Delta T_2 = \varepsilon T_2$ ，增加的引线宽度  $= v \times (\Delta T_2 / T_2) \times (W_1)$ ，由于引线间隔减小量等于引线宽度增加量，故由冲压加工引起的板厚度的减薄必须定为使刻蚀表面的粗糙变得平坦化的那种程度。

如采用本实施例，由于可通过减薄第二电极部分 5 的板厚度来减小电极相互间的配置间隔，故可实现半导体装置的小型化。

### 实施例 3

在实施例 2 中示出减薄第二电极部分 5 的情况，但如图 9 和图 10 所示，可通过在刻蚀工序时以与布线部分 2 相同的方式从一个面一侧对第一电极部分 4 进行刻蚀而减薄板厚度来减小第一电极部分 4 相互间的配置间隔。

此外，在图 9 中，将第一电极部分 4 的结合面 4a 配置于未经刻蚀的面一侧，但如图 10 所示，在需要将第一电极部分 4 的结合面 4a 配置于刻蚀面一侧时，与实施例 2 相同，可通过冲压加工使结合面平坦化，不会产生键合适应性方面的问题。

如采用本发明，通过减薄第一电极部分 4 的板厚度来减小电极相互间的配置间隔，可适应半导体元件的引出脚增加、间距变窄的趋势。

### 实施例 4

图 11 和图 12 是表示本发明的实施例 4 的引线框的一条引线的平面图和侧面图。在图中，2a、2b 是在引线框形成时从一个面一侧通过刻蚀使板厚度减薄的布线部分，2a 是在导电金属板 1 的第一面一侧形成的布线部分，2b 是在导电金属板 1 的第二面一侧形成的布线部分。4 是第一电极部分，5 是第二电极部分，第一电极部分 4 和第二电极部分 5 的板厚度都被减薄。6 是第一面一侧的布线部分 2a 和第二面一侧的布线部分 2b 的结合部分，是在形成引线框的刻蚀工序中两面被刻蚀掩模所覆盖而未被刻蚀的部分。

如采用本实施例，由于结合部分 6 以外的引线部分通过从一个面一侧的刻蚀使板厚度减薄，故可进行微细的布线，此外，如图 12 所示，通过使用结合部分 6，将第一电极部分 4 和布线部分 2a 配置于导电金属板 1 的第一面的一侧，将第二电极部分 5 和布线部分 2b 配置于导电金属板 1 的第二面的一侧，可进行立体的分散配置，故可实现布线的高密度化和半导体装置的小型化。

### 实施例 5

在实施例 4 中将第一电极部分 4、第二电极部分 5 和布线部分 2a、2b 配

置于一条直线上，但如图 13 ~ 图 15 所示，通过将连系第一电极部分 4 和第二电极部分 5 的布线部分 2a、2b 配置成在中途以直角改变方向，可将第一电极部分 4 和第二电极部分 5 配置于任意的位置上，这样可提高半导体元件电极和半导体装置的外部电极的配置结构的自由度，可实现半导体装置的进一步的小型化。

图 13 和图 14 示出可适用于第一电极部分 4、第二电极部分 5 和布线部分 2a、2b 不在一条直线上的情况的引线的平面图和侧面图，此外，图 15 示出可适用于有必要将布线部分 2a、2b 配置成直角的情况的引线的斜视图。

如采用本实施例，由于可将第一电极部分 4 和第二电极部分 5 配置在任意位置上，故可提高半导体元件电极和半导体装置的外部电极的配置结构的自由度，可实现半导体装置的进一步的小型化。

#### 实施例 6

图 16 是表示本发明的实施例 6 的引线框的剖面图，图 17 和图 18 是图 16 中使用的引线框的一条引线的平面图和侧面图。由于图中的符号表示与图 1 中的符号相同的部分，故省略其说明。

如图 16 所示，在第一电极部分 4 和第二电极部分 5 接近的情况下，通过使用图 17 和 18 中示出的那种成 U 字形的引线进行布线，可构成小型化的半导体装置。

#### 实施例 7

图 19 是表示本发明的实施例 7 的引线框的平面图，图 20 是沿图 19 的 C - C 线的剖面图，图 21 是第二电极部分 5 的斜视图。布线部分 2 形成于引线框材料的第二面的一侧，第二电极部分 5 形成于第一面的一侧。在布线部分 2 和第二电极部分 5 重叠的部分中，如图 21 所示，在第一面的一侧通过刻蚀形成作为第二电极部分 5 的形状的圆形等的图形，在第二面的一侧通过刻蚀形成布线图形。其他的构成与实施例 4 相同，本实施例示出在图 11 中示出的结合部分 6 上形成第二电极部分 5 的情况。

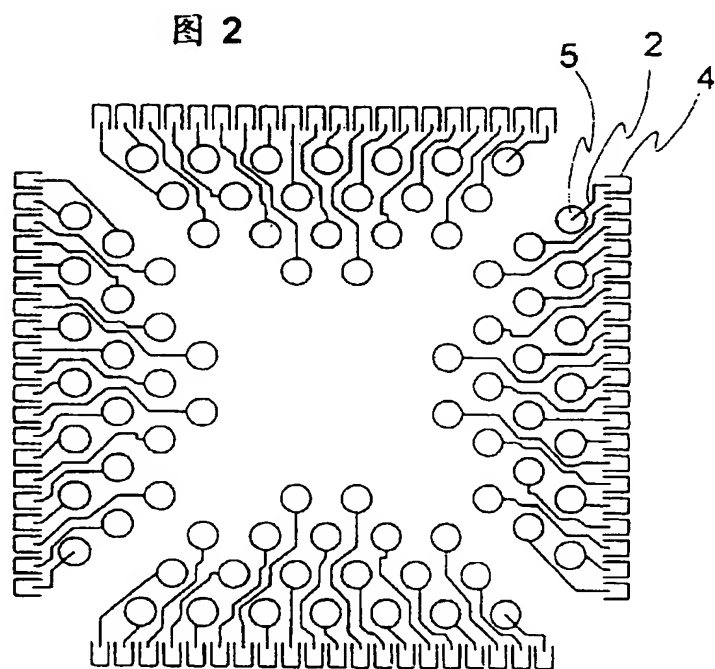
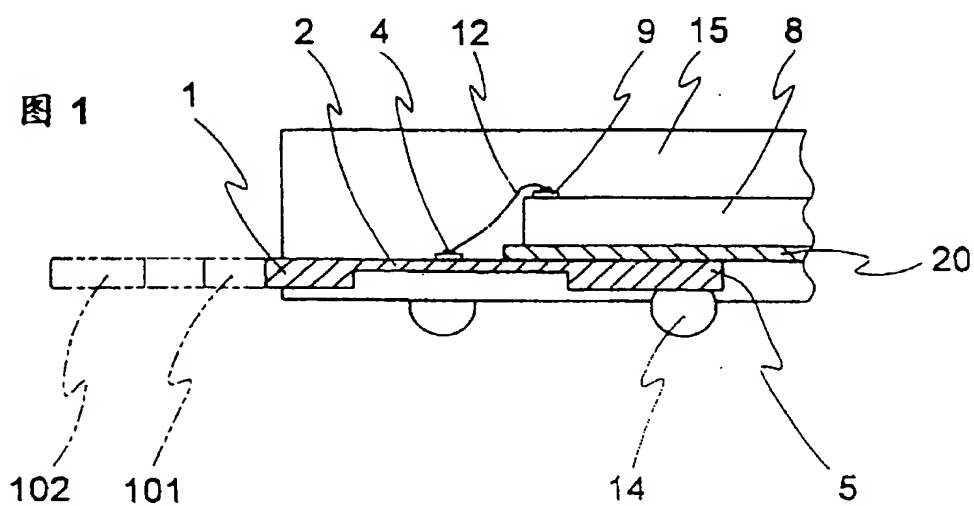
如采用本实施例，由于在不同的面上形成宽度比布线部分 2 宽的第二电极部分 5 和布线部分 2，而且在第二电极部分 5 之间至少配置一条以上的布线部分 2，这样使宽度较宽的第二电极部分 5 不配置于横向的一条线上，故为了形成第二电极部分 5 可不扩展布线部分 2 的间隔，可实现布线的高密度化和半导体装置的小型化。

#### 实施例 8

在实施例 7 中，示出将第二电极部分 5 与布线部分 2 重叠而形成的情况，而通过在不同的面上形成第一电极部分 4 和布线部分 2，而且在第一电极部分 4 之间配置布线部分 2，这样使第一电极部分 4 不配置于横向的一条线上，可适应半导体元件电极的间距变窄的趋势。

- 5 如以上所述，按照本发明，作为在半导体元件电极与半导体装置的外部电极之间进行导电连接的布线部件，根据需要将引线的板厚度作成小于引线框材料的板厚度的  $1/2$ ，可进行微细的布线，同时，通过使用在引线框材料的两面配置布线和电极部分的引线框，可适应半导体元件的引出脚增加和间距变窄的趋势，同时，通过将外部电极配置于半导体元件的背面一侧，可实现
- 10 半导体装置的小型化和低成本化。

说明书附图



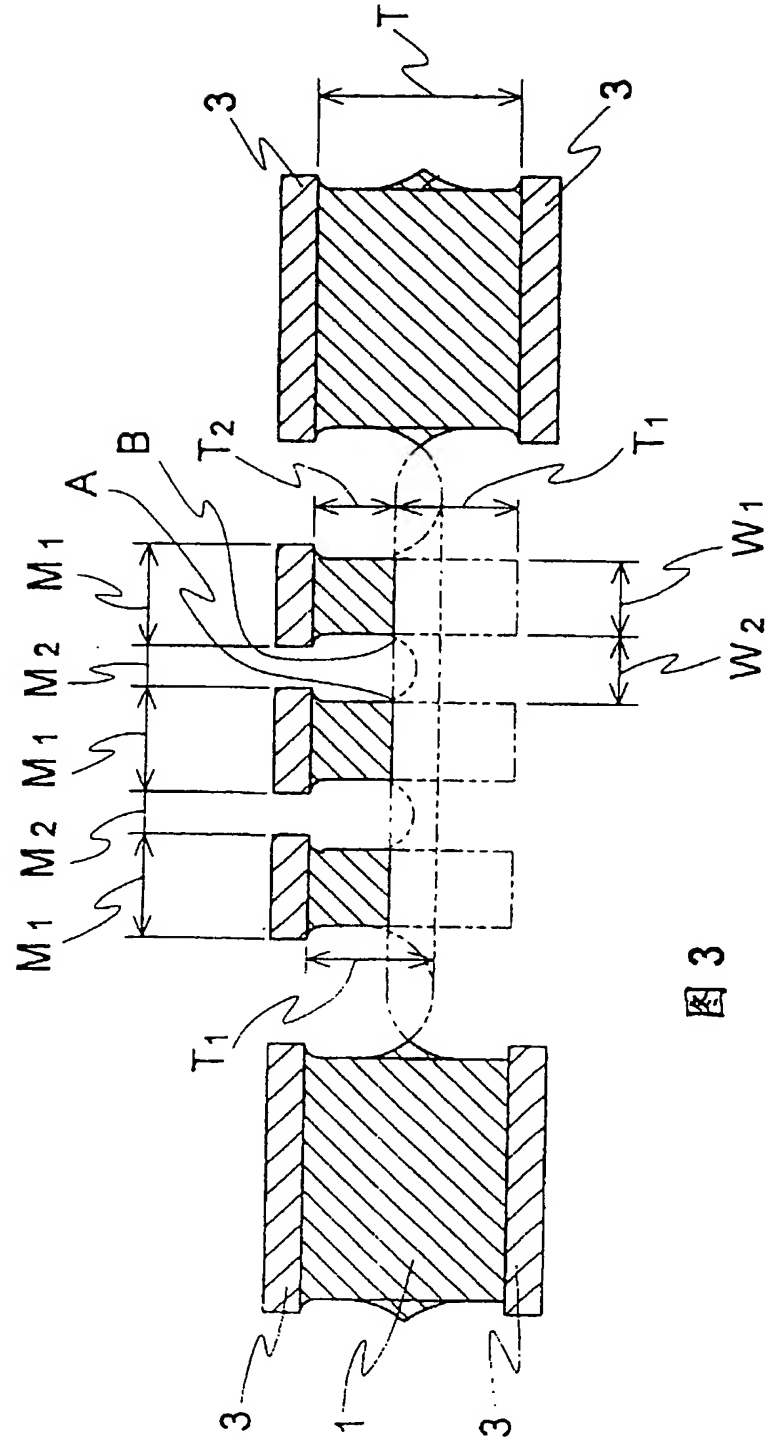


图 3

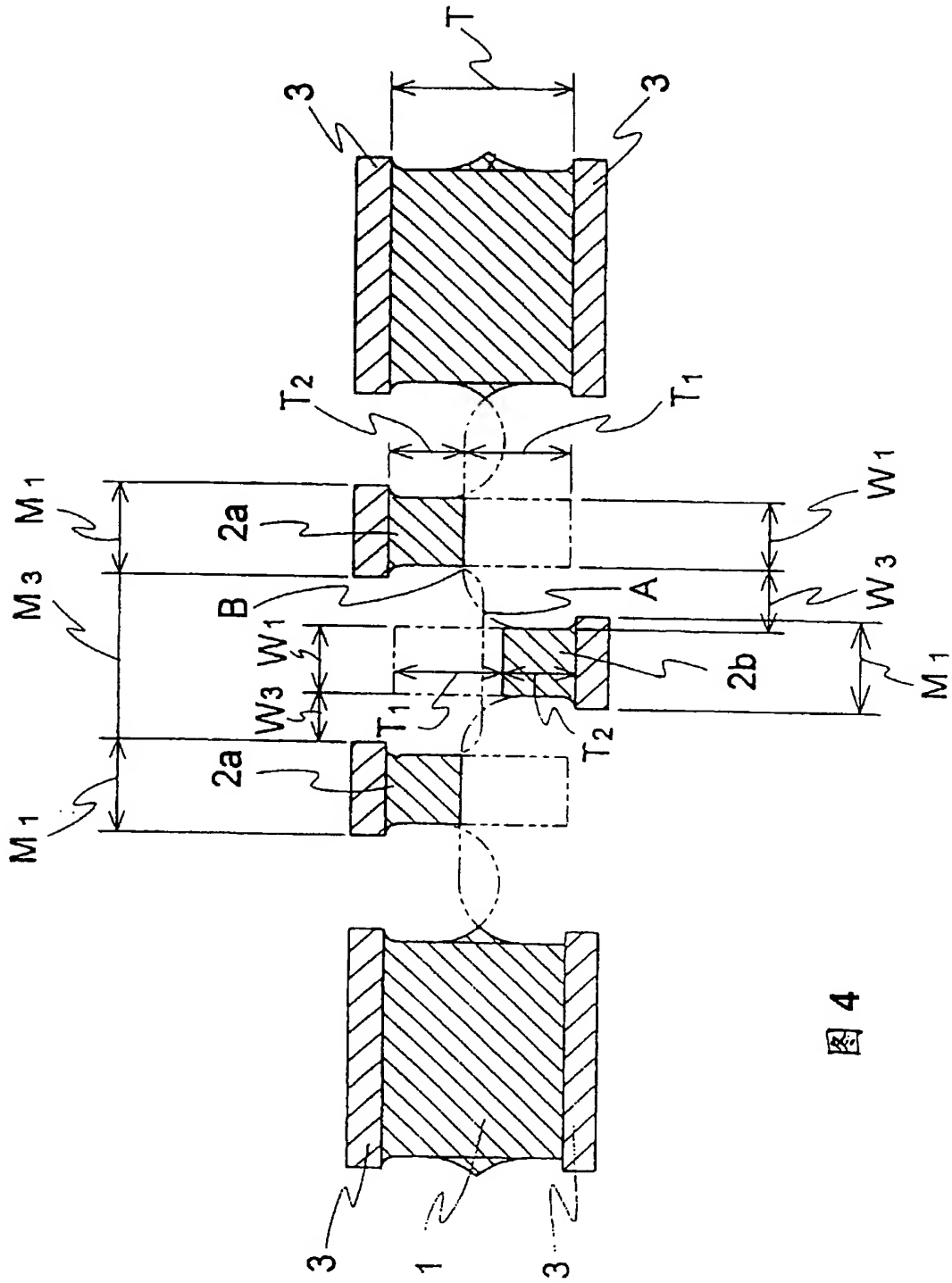


图 4



图 5

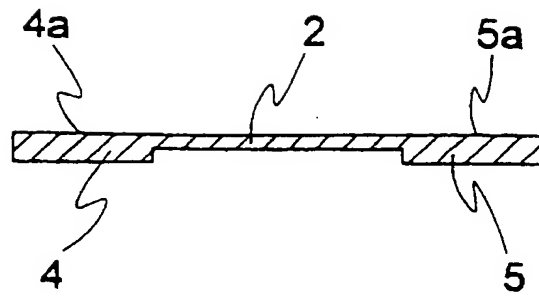


图 6

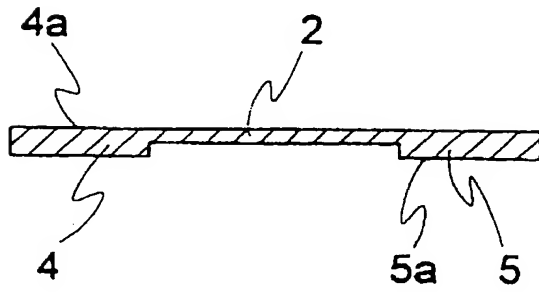


图 7

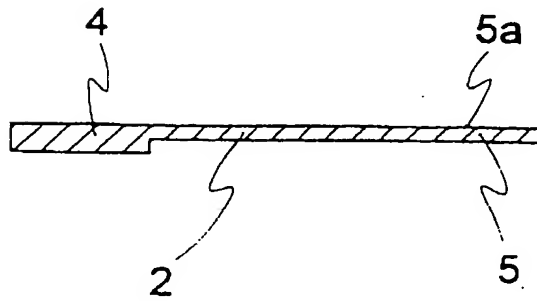


图 8

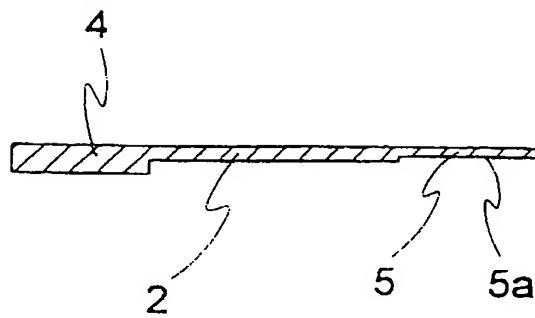


图 9

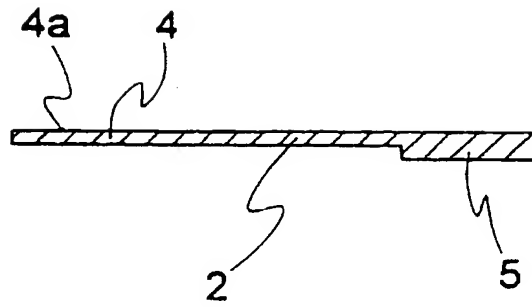


图 10

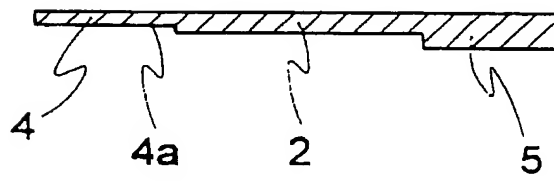


图 11

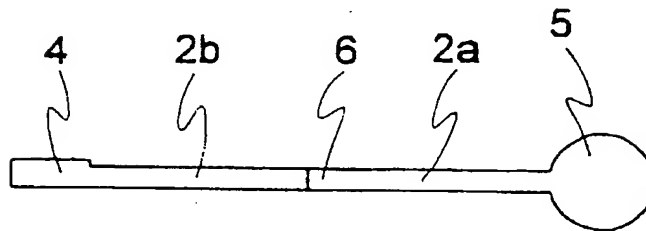
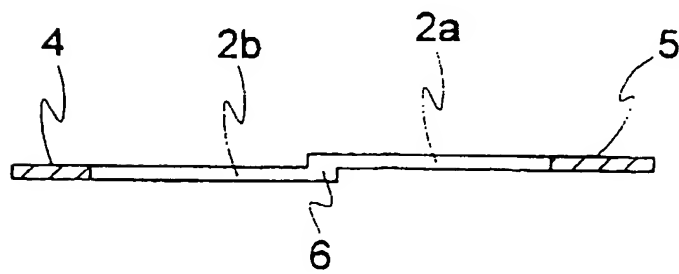


图 12



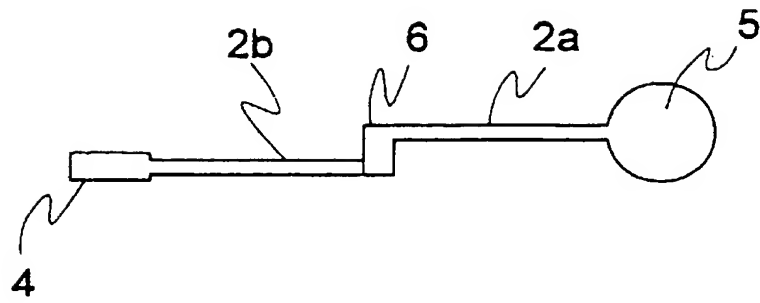


图 13

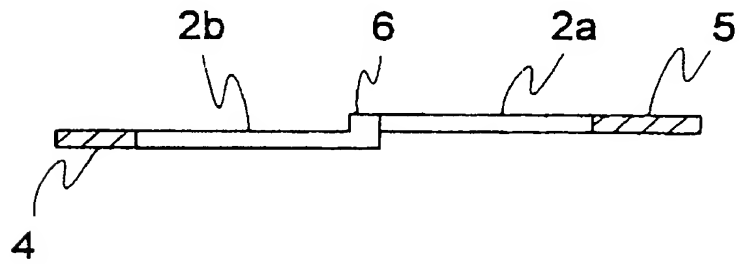


图 14

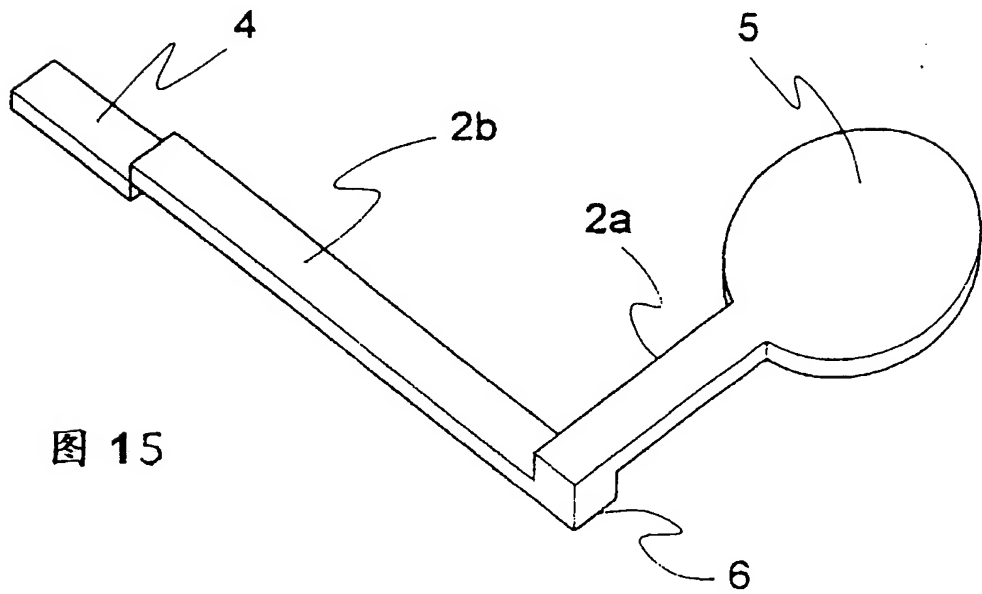


图 15

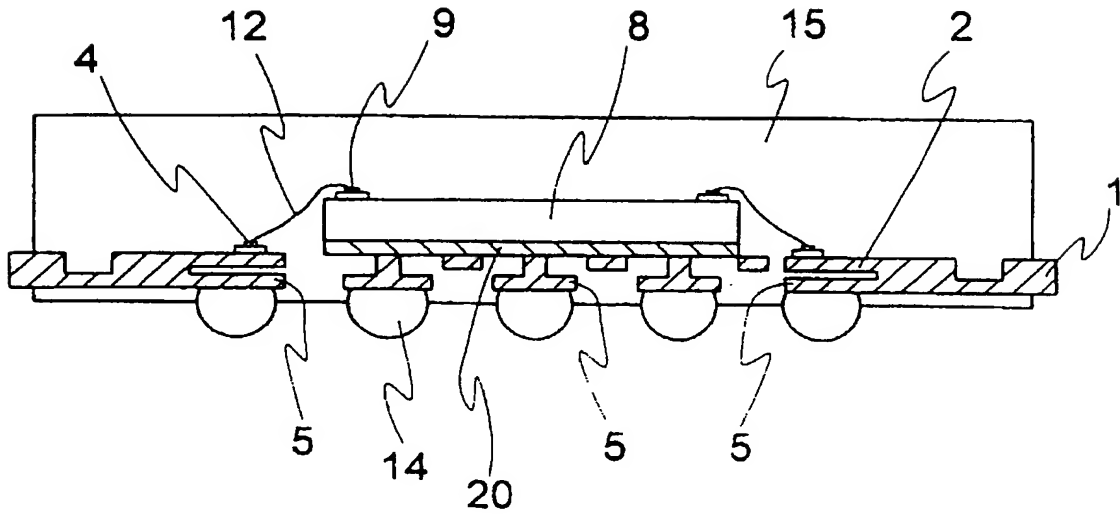


图 16

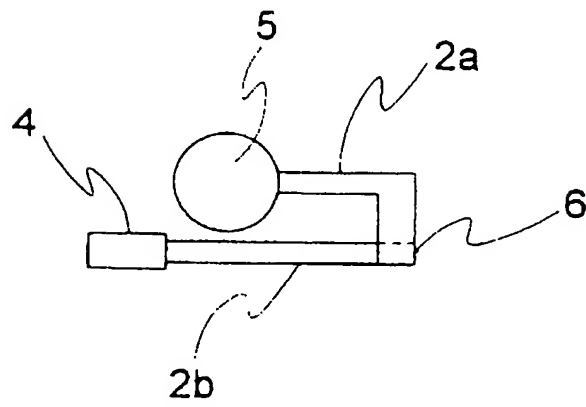


图 17

图 18

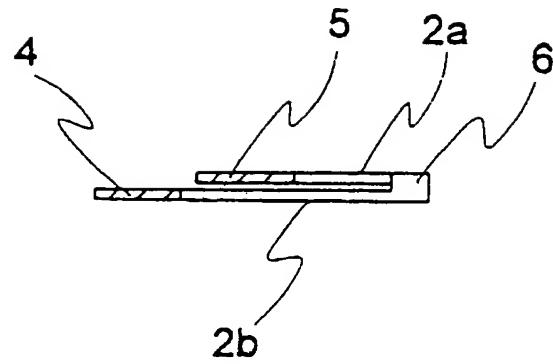
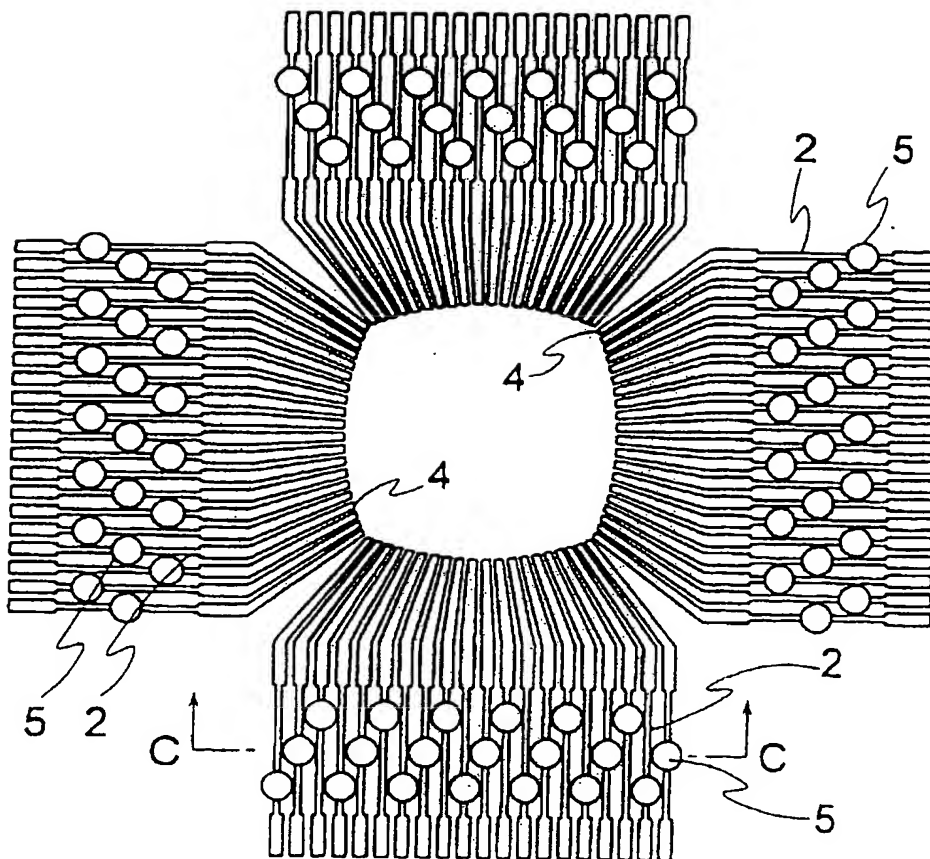


图 19



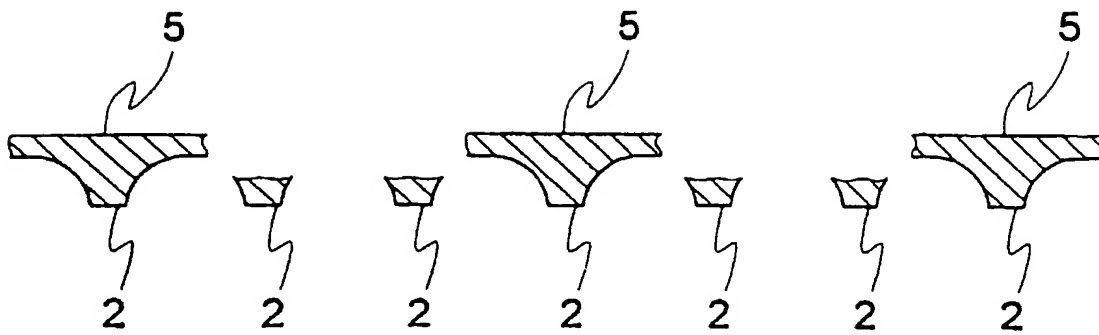


图 20

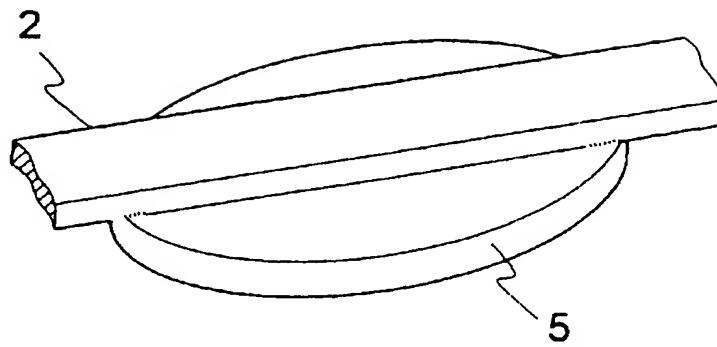


图 21

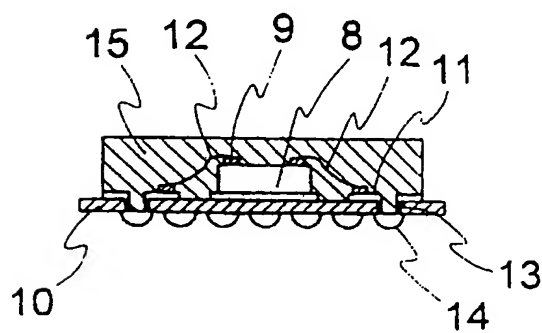


图 22

图 23

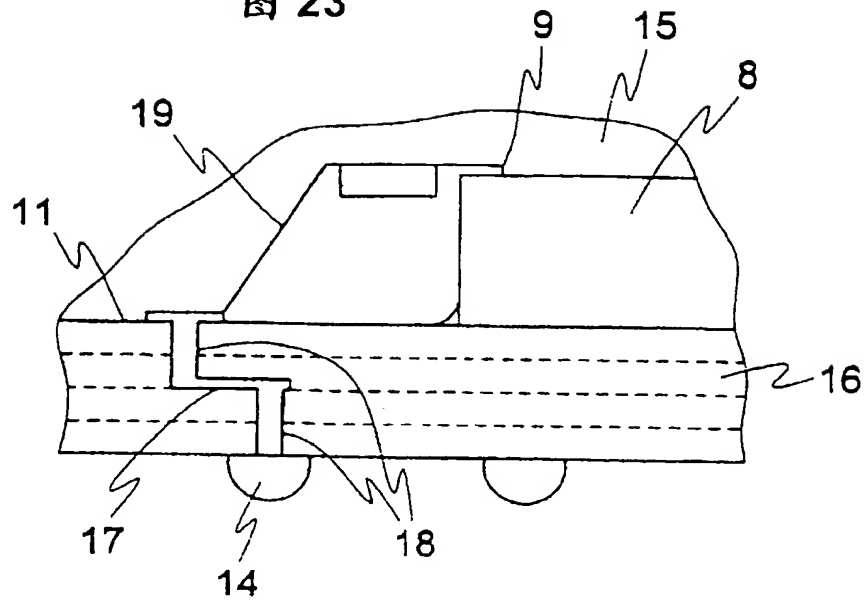


图 24

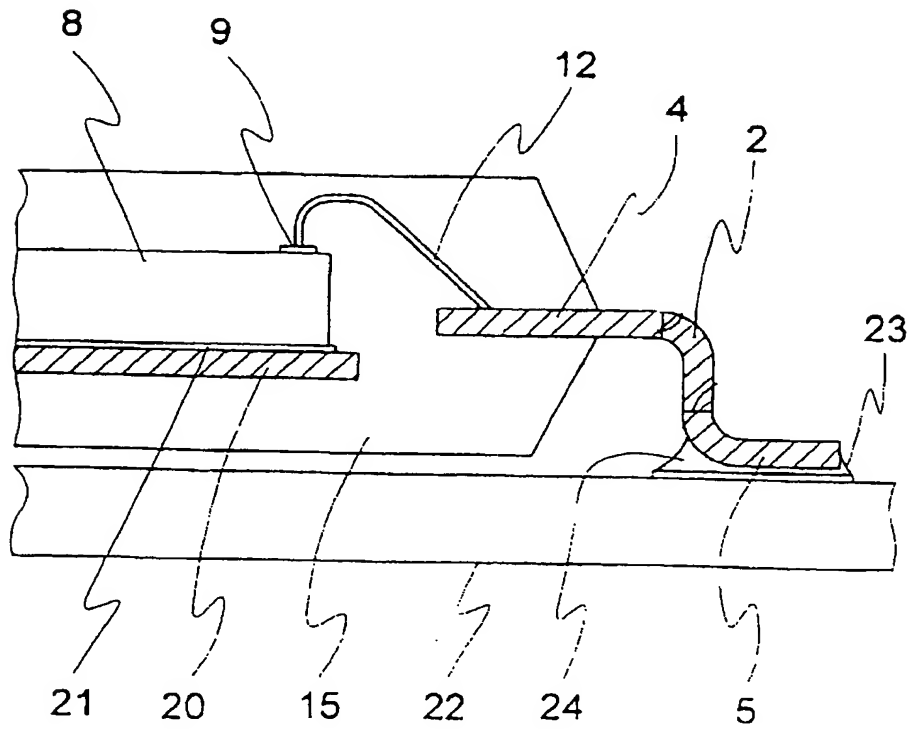
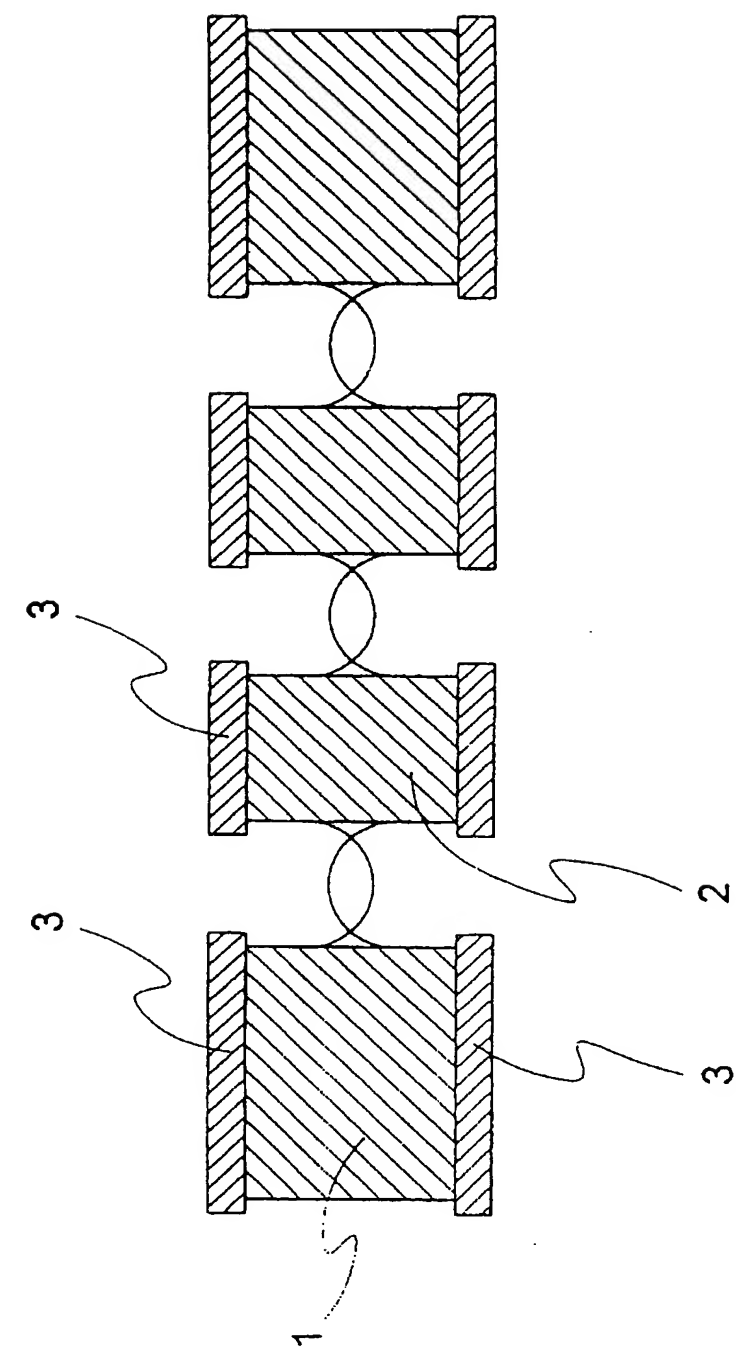
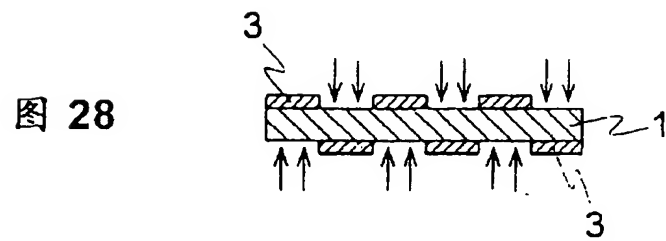
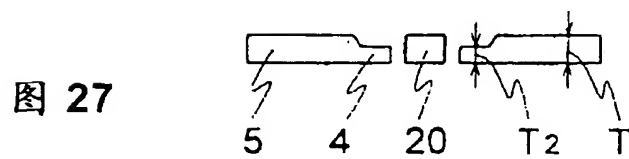
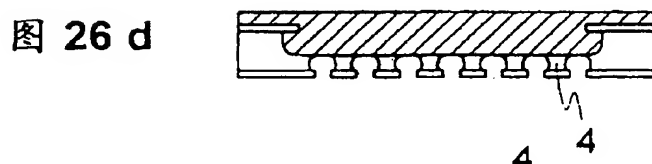
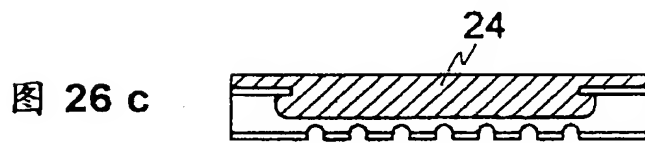
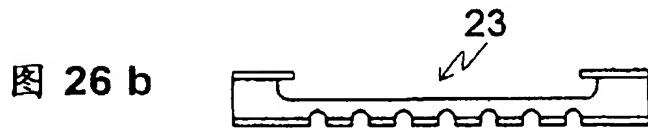


图 25







THIS PAGE BLANK (USPTO)